357040943 A MAR:1982

Best Available Copy

(54) SEMICONDUCTROR DEVICE

(43) 6.3.1982 (19) JP (11) 57-40943 (A)

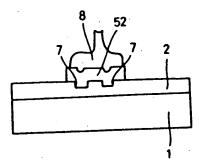
(21) Appl. No. 55-116597 (22) 22.8.1980

(71) MITSUBISHI DENKI K.K. (72) YUUJI KUSANO

(51) Int. Cl3. H01L21/60

PURPOSE: To increase the adhesion between a bonding pad and an electrode metal, by a method wherein unevenness is provided at the oxide film located just under the bonding pad of a semiconductor device and the bonding area of the oxide film and

CONSTITUTION: Unevenness 7 is formed on the surface located just under the bonding pad of an oxide film 2 provided on a semiconductor substrate 1 and the bonding pad 52 is provided at the uneven part to bond the pad to an external lead terminal 8. This method increases the bonding area between the oxide film and the bonding pad and improves the adhesion between the bonding pad and the metal electrode.



THIS PAGE BLANK (USPTO)

Best Available Copy

(1) 日本国特許庁 (JP)

①特許出願公開

⑩公開特許公報(A)

昭57-40943

⑤Int. Cl.³H 01 L 21/60

識別記号

庁内整理番号 6819-5F ①公開 昭和57年(1982)3月6日

発明の数 1 審査請求 未請求

(全 4 頁)

60半導体装置

②特

頭 昭55-116597

20出

頭 昭55(1980)8月22日

@発 明 者 草野砧次

伊丹市瑞原 4 丁目 1 番地三菱電

機株式会社北伊丹製作所内

⑪出 願 人 三菱電機株式会社

東京都千代田区丸の内2丁目2

番3号

邳代 理 人 弁理士 葛野信一

外1名

BEL 1428 1

1. 発明の名称

半導体装置

有"Ag 智慧 不知,不是不是

2. 存許請求の範囲

半導体装置のポンディングパッドにおいて、外部リード端子と前配ポンディングパッドの電極金属との密着力を強化するために、前配ポンディングパッド直下の酸化膜に凹凸を付けて前配ポンディ: グパッドとポンディングパッド直下の酸化膜と 潜面積を増したことを特徴とする半導体装置。

3. よ明の詳細な説明

この発明は、半導体装置における外部リード増 子と電極金属とを接続するポンデイングパッド部 の構造に関するものである。

通常、高周波高出力トランジスタでは、その高 周波特性を向上させるために外部リード端子と無 低金属とを接続するポンデインダパッドをできる 限り小さく設計することがよく知られている。ま た、ポンディングパッドを小さくすればするほど 外部リード地子との密度力が弱まり組立中にポンディングパッドが制能したり、市場で回路に組み込まれた後、使用中に温度。ストレス等によりポンディングパッドと外部リード地子とが制能し、信機性を低下させる大きな原因となつている。これを銀1 別によりさらに説明する。

第1図(a)~(c)は従来例を示すもので、第1 図(a)において、1は基体となるN型の半導体基板、2。 2はこの半導体基板1に不純物を拡散させるために必要な像化膜、3は前配半導体基板1とは反対の導電形の不純物を拡散したペース拡散領域、4は再度像化膜2の通択拡散を利用して半導体基板1と同一導電形の不純物を拡散したエミック拡散領域である。

次に、各活性領域より電極金属を取り出すために、ペース拡散領域およびエミック拡散領域より 健化膜2を介して写真性型技術により電極を取り 出すための穴開けをする。5はこのような目的の ために開けられたペースオーミックコンタクト孔、 6はエミックオーミックコンタクト孔を示す。次

に各オーミックコンタクト孔5。 6 より電価を取り出すために電価金属が蒸着により一様に被優され、電価金属上にホトレジスト展を動布し、写真 放対技術により電価金属を加工する。 5 1 はこの ようにして加工されたペース電価金属、 6 1 はエ ミック電価金属を示す。 第 1 図 (b) は 第 1 図 (a) を正面から見た図で、 5 2 はペースポンデングパッド、 6 2 はエミッタポンディングパッドを示す。

次に、これらの半導体装置に外部リード体子を 接続するのであるが、高周波高出力トランシスタ のように、その高周波等性を特徴とする半導体体 では、高周波等性を向上するためボンデ イングパッド協は係力小さく設計されるが、小さ はなかはなかが、一下増子との告着カはディングパッドのは、1 図 (b)のペースボンディ シグパッド 5 2 の A ー A 根による・ボンディングパッド 5 2 が図のように刺離しあく、外部リート増子 8 を接続したとき、が見離されない場合で ・ド準子 8 と接続したとき、到離されない場合で

エミフタオーミツクコンタクト孔である。なお、 各オーミツクコンタクト孔5。6を形成すると同 時に各ポンデイングパッド直下に酸化膜 2 と電極 **金属との召着力を向上させるために各オーミック** コンタクト孔5.6を形成するときに使用するガ ラスマスクにペースポンデイングパツドおよびュ ミツタボンデイングパツドの直下の酸化膜に、凹 凸をつけるべく模様を有したガラスマスクを用い て写真鉄類技術により第2図(b)のように酸化膜 2 に凹凸 7 を形成する。 第 2 図 (c) は第 2 図 (b) のポンデイングパッド直下の酸化模1の凹凸1の A - A 確による断面図である。次に、各オーミツ クコンタクト孔5.6より電圧を收り出すために 電極金銭を蒸着によつて一様に被優し、電極金属 上にホトレジスト膜を塗布し、写真触刻技術によ り食液を属を加工する。

第2回(d)は断面回で、51はこのようにして形成されたペース電應会属を示し、61はエミッタ電低金属を示す。

第2図(e)は第2図(d)を正面から見た図で、5

特開昭57- 40943(2)

も市場に出てセットに組み込まれ選転中に無度。 ストレス等によりポンディングパッドが封離する こともあり、信頼性を著しく低下させる大きな展 因となる欠点があつた。

この発明は上記のような従来の欠点を解決し、 参留りや信頼性の向上を図つたものである。以下、 この発明を図面に基づいて説明する。

2 はペースポンデイングパフド、 8 2 はエミッタ・ポンデイングパフドセ示す。

次に、第2回(f) は第2回(e) のAーA線による断面回で、酸化裏2の凹凸7の断面を示し、酸化 裏2の凹凸7にペースポンデイングパッド52が くい込んだ状態を示す。このようにして形成され たペースポンデイングパッド52は第2回(g) に 示すように外部リード増子8と接続した際に、ペ ースポンデイングパッド52が制能することが移 い。なお、エミッタポンディングパッド82の部 分についても上記と同様に形成される。

この免明の実施例においては、各ポンデシンダパッド 5 2。 6 2 が活性化領域外の酸化額 2 上に形成された高層被高出力トランジスタについて説明したが、活性化領域内にポンディングパッドを形成した場合にも応用でき、また場接回路等あらゆる半導体装置にも応用できる。

以上詳細に成明したようにこの発明は、ポンディングパッドの直下の使化製に凹凸を付けたので、ポンディングパッドとその直下の使化裏との萎着

Best Available Copy

科開昭57- 40943 (3) 中の同一符号は阿一または相当部分を示す。

代理人 葛 野 借 一 (外1名)

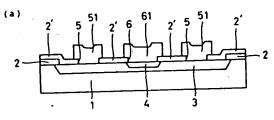
面積が増大するので、密滑力を向上することがで e る利点を有する。

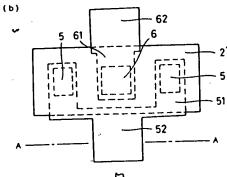
4. 図面の簡単な説明

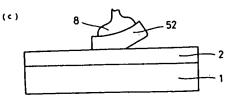
類1凶(a)~(c)は従来のポンデイングパッドの形成方法の工程を示すもので、類1凶(a)は断面的、第1凶(c)は無1凶(b)の人一人親による断面的、第2凶(a)~(1)はこの発明の一鬼地例により形成されたボンデイングパッドの形成方法の工程を示し、第2凶(a)。(d)、(g)は断面的、第2凶(b)。(e)は正面凶、第2凶(c)は第2凶(b)の人一人親による断面凶である。

図中、1は半導体基板、2.2は酸化模、3はペース拡散倒域、4はエミッタ拡散領域、5はペースオーミックコンタクト孔、51はペース電極金属、52はペースポンデイングパッド、6はエミッタオーミックコンタクト孔、61はエミッタ電電金属。62はエミッタボンディングパッド、7は凹凸、8は外部リード端子である。なお、図

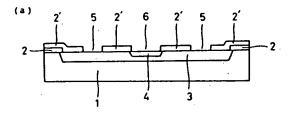
集 1 図

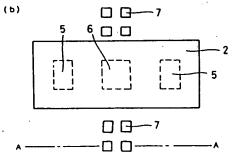


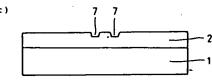




第 2 図







第一2 図

